

## Компютърни системи с процесори Intel Core i

### 1. Процесори Intel Core i (Nehalem)

#### 1.1. Общо представяне на процесорите Intel Core i

Микроархитектурата Nehalem<sup>1</sup> (произнася се [нə'heɪləm – нь'хейлъм]) е приемник на Intel Core 2 микроархитектурата. Процесорите Nehalem са известни още като Core i. Първите Nehalem процесори използват същата 45 nm технология за производство като Core 2 процесорите Penryn. В сравнение с Penryn процесорите Core i използват по-високи тактови честоти и са по-ефективни енергийно от тях.

Основни характеристики на това семейство процесори са интегрирането на контролера на паметта в процесора, а в някои модели – целия северен мост, включително незадължителния графичен процесор с кодово название Larrabee. При тях отново са върнати хипернишковата технология и L3 кеша, които липсват при повечето Core 2 процесори.

#### 1.2. Семейството процесори Intel Core i

Първият процесор от серия Core i е Core i7 с кодово име Bloomfield, въведен през ноември 2008 година. Първоначално Core i се произвеждат по 45 nm процес с транзистори с гейт, базиран на хафниев hi-k + метал преход. По-късните процесори от серия Core i с кодово име Westmere се произвеждат по 32 nm процес, с използване на второ поколение транзистори с high-k + метал гейт. При новата технология се получава по-малък кристал на процесора, ниска консумация на енергия и по-голяма производителност. Първите членове на семейството Core i включват Core i5 и i7 процесори. Към тях по-късно се присъединяват Core i3 и i9 процесори, за да се разшири обхвата на процесори, както от нисък, така и от по-висок клас (табл. 1 и 2). Има два основни варианта на семейството Core i:

- версии от висок клас, които използват Socket LGA1366;
- масови модели, които използват Socket LGA1156.

Таблица 1 Предназначение на процесорите от семейството Core i

Технически характеристики	Мобилни	Настолни / Еднопроцесорни сървъри	Двупроцесорни сървъри	Многопроцесорни сървъри
<b>45 nm технология</b>				
8 ядра 45 nm 4 канала за памет				Beckton 80604
4 ядра 45 nm 3 канала за памет		Bloomfield 80601	Gainestown 80602	
4 ядра 45 nm 2 канала за памет, PCIe	Clarksfield 80607	Lynnfield 80605	Jasper Forest 80612	
2 ядра 45 nm 2 канала за памет, PCIe Графично ядро	Auburndale прекратен	Havendale прекратен		
<b>32 nm технология</b>				
10 ядра 32 nm 4 канала за памет				Westmere-EX 80615

<sup>1</sup> Технологията Nehalem носи името на крайбрежен град в щата Oregon

6 ядра 32 nm 3 канала за памет		Gulftown 80613	Westmere-EP 80614	
6 ядра 32 nm 2 канала за памет, PCIe Графично ядро	Arrandale 80617	Clarkdale 80616		

### 1.3. Архитектурни особености на семейството процесори Intel Core i

Микроархитектурата на Интел с кодово име Nehalem включва:

- Производствен процес 45 nm за първите процесори (ноември 2008) и 32 nm – за Westmere-базираните процесори (януари 2010)
- Машабируема монолитна многоядреност – от 2 до 8 и повече ядра, вградени в един кристал, за да се отговори на нуждите на различни пазарни сегменти: сървъри, работни станции, настолни и мобилни компютри.
- Вграден контролер на паметта, поддържащ 2 или 3 канала DDR3 памет (дори 4 канала за памет FB-DIMM2 за някои сървърни изпълнения)
- В моделите от среден клас - северният мост се заменя с вграждане в процесора на интерфейсите PCI Express и DMI (Direct Media Interface);
- Вграден графичен процесор, разположен извън кристала, но в същия корпус на процесора за Westmere
- В процесорите Core i7-9xx се използва високоскоростна QPI (QuickPath Interconnect) връзка „точка до точка” (point-to-point) между процесора и северния мост, наречен входно-изходен хъб (IOH), която заменя предната шина FSB. Тя е с пропускателна способност 25.6 GB/s (или 19.2 GB/s за моделите от по-нисък клас), което е два пъти повече от пропускателната способност 12.8 GB/s на FSB на четириядрените Penryn процесори с 1600 MHz. Докато при шината FSB на Penryn не може да се извършват едновременно четене и запис, QPI позволява това, тъй като при нея се използват два 20-битови канала, съответно за четене и за запис. Реализацията на единична връзка QPI в еднопроцесорна система, при която QPI служи за връзка между процесора и IO хъба (напр. за да свърже Core i7 към чипсет X58) е най-простия случай на употребата ѝ. Истинските ѝ възможности се разкриват при многопроцесорни системи, при които процесорите са с вградени контролери на паметта. Освен по-високата си скорост QPI дава възможност за по-ефективно свързване на множество процесори и един или повече IO хъбове или маршрутизиращи хъбове в единна мрежа на дънната платка, позволяваща всички компоненти да имат достъп до другите компоненти. Технологиията QPI на Интел е аналог и конкурент на технологията HyperTransport на AMD.
- За разлика от серията Core i7-9xx, която използва QPI, другите Nehalem настолни и мобилни процесори (напр. Core i3, Core i5 и Core i7-8xx) използват за връзка със системата интерфейса DMI с пропускателна способност 2 GB/s, а за връзка с видеокартите PCI-e. Причината е, че в тези процесори е вградена цялата функционалност на традиционния северен мост. Те не могат да участват в многопроцесорни системи.
- Машабируема споделена памет, разпределяна към всеки процесор чрез вградените контролери на паметта

- Кеш памет на три нива: L1, L2, L3. Отново се въвежда L3 кеш памет, като тя е обща за всички ядра.<sup>1</sup>
- Отново се въвежда хипернишкова технология (HT - Hyper Threading Technology), оптимизирана за многоядрената архитектура, до 2 нишки на ядро – осигурява повишаване на производителността чрез паралелна работа. Организиран се два потока с инструкции, които се обработват от едни и същи изпълнителни модули, но за операционната система се явяват два логически процесора. Тази технология е използвана при Netburst архитектурата, но е недостатъчно ефективна заради дългите конвейери. При Core значително се ускорява изпълнението на многонишковия програмен код заради по-късите конвейери и повечето изпълнителни блокове.
- Подобен детектор<sup>2</sup> на цикли (повтарящи се инструкции) (Loop Stream Detector - LSD). Този детектор е въведен при Core процесорите Penryn, но при Nehalem е значително усъвършенстван.

Цикълът е последователност от инструкции, които се повтарят при изпълнение на софтуера. При циклите предсказването на разклоненията става излишно, тъй като всяко повторение на цикъла се извършва като останалите. Затова Интел са проектирали чиповете Nehalem да разпознават циклите и да ги обработват по различен начин от другите инструкции. Микропроцесорите без разпознаване на цикли имат хардуерен конвейер, който започва с устройство за предсказване на разклоненията, след това устройства за извличане, декодиране и изпълнение на инструкциите. Когато се използва разпознаване на цикли, някои от тези процеси се пропускат, което води до ускоряване на работата.

При Penryn процесорите устройството за откриване на цикли стои между извличането и декодирането. Когато Penryn открие цикъл, процесорът спира блоковете за предсказване и извличане, като съкращава дължината на конвейера.

При Nehalem се отива крачка напред, като устройството за откриване на цикли е в края на конвейера. Когато се открие цикъл, процесорът спира всичко (предсказване, извличане и декодиране), с изключение на детектора за цикли, който изпраща подходящи инструкции към буфера.

- Turbo Boost Technology на Intel за увеличаване на производителността при поискване. Тази технология извършва динамично повишаване на тактовата честота над номиналната при повишаване на работното натоварване и съответно я намалява при намаляване на натоварването, като при това се намалява и консумацията на енергия. За разлика от овъркlockването, тук няма опасност от прегряване и повреждане на процесора, тъй като в процесора има вградена система за мониторинг (надзор) на работните параметри.
- Устройство за предсказване на разклоненията от второ ниво и TLB (translation lookaside buffer) от второ ниво. Nehalem процесорите имат 2 буфера за разклонения

---

<sup>1</sup> Интел са използвали L3 кеш в своите процесори за сървъри Itanium Itanium 2, а по-късно в някои версии от висок клас на Pentium 4. В следващото поколение Core 2 се отказват от L3 кеш, а в Core i отново се връщат към тристепенната йерархия на кеш паметта.

<sup>2</sup> Детектор – устройство за откриване (от англ. detect – откривам, намирам). С такъв произход е и „детектив”.

(branch target buffers - BTB). Те зареждат предварително инструкции за процесора в очакване на това, какво ще му е необходимо.

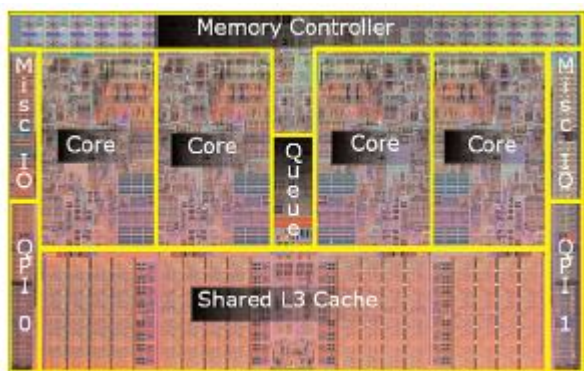
- Подобрен набор мултимедийни инструкции SSE 4.2. Към SSE 4.1, използвани в Core 2, се добавят 7 нови инструкции. Новите инструкции ускоряват XML и подобни отрязъци от текстово-символни базирани задачи.

#### 1.4. Технически характеристики на процесорите Intel Core i

Всички процесори от серия Core i са многоядрени – с 2 до 6 (за сървъри 8 или 10 ядра), вградени в един кристал, като броят на ядрата зависи от пазарния сегмент, за който са предназначени процесорите. Всички имат вграден контролер на паметта, който поддържа DDR3 памет, а някои модели включват поддръжка на хипернишкова технология (Hyper-Threading - HT). В процесора е вграден 64 KB L1 кеш за всяко ядро (32 KB за данни + 32 KB за инструкции), 256 KB L2 кеш за всяко ядро и 4–12 MB L3 кеш, споделен от всички ядра (с изключение на някои версии от нисък клас, които са с 2 или 3 MB и някои сървърни изпълнения, които достигат до 24 MB L3 кеш).

Процесорите от серия Core i 900, използващи Socket LGA1366, включват триканален DDR3 контролер на паметта и високопроизводителна процесорна предна шина, наречена QPI (Quick Path Interconnect), която се свързва със северния мост (наречен I/O хъб или IOH) на дънната платка (виж фигура 1 и 2). IOH реализира PCIe интерфейса на графичните адаптери.

Последните масови модели включват напълно интегриран северен мост, двуканален контролер на памет DDR3, интерфейс за графични адаптери и дори опционален графичен процесор (кодово име Larrabee). Тъй като функционалността на целия северен мост е интегрирана в процесора, чиповете с цокъл LGA1156 не се нуждаят от бързата връзка QPI, а използват по-бавния интерфейс DMI (Direct Media Interface) с пропускателна способност 2GB/s, изпълняващ ролята на процесорна шина (FSB - front-side bus) за връзка на процесора с южния мост на дънната платка и шина PCI-express за връзка с графичните карти.



фиг. 1 Кристалът на процесора Core i7 от серия 900

Таблица 2 представя информация за различни процесори от семейството Core i.

Табл. 2. Характеристики на процесори Core i за настолни компютри

Модел на процесора	Core i7 9xx EE	Core i7 9xx	Core i7 8xx	Core i5 7xx	Core i9	Core i3
Технолог. процес	45nm	45nm	45nm	45nm	32nm	32nm
Цокъл	LGA1366	LGA1366	LGA1156	LGA1156	LGA1366	LGA1156
Кодово име на ядрото	Bloomfield XE	Bloomfield	Lynnfield	Lynnfield	Gulftown	Clarkdale

Брой ядра	4	4	4	4	6	2
Тактова честота на процесора GHz	3.20-3.33	2.66-3.20	2.80-2.93	2.66	~3	~3
Тактова честота на процесорната шина GHz	6.4	4.8	2	2	6.4	2
L2 кеш	1MB	1MB	1MB	1MB	1.5MB	0.5MB
L3 кеш	8MB	8MB	8MB	8MB	12MB	4MB
Макс. мощност	130W	130W	95W	95W	130W	75W
SSE	SSE4.2	SSE4.2	SSE4.2	SSE4.2	SSE4.2	SSE4.2
64-бит	да	да	да	да	да	да
NX	да	да	да	да	да	да
VT	да	да	да	да	да	да
HTT	да	да	да	—	да	—

*EE, XE = Extreme Edition*

*SSE = Streaming SIMD Instructions (MMX)*

*NX = Execute Disable Bit*

*VT = Virtualization Technology*

*HTT = Hyper-Threading Technology*

## 2. Компютърни системи с процесори Intel Core i

### 2.1. Чипсети на Интел от серия 5x

#### 2.1.1. Общо представяне и архитектурни особености

Чипсетите на Intel от серия 5x са предназначени за поддръжка на процесорите от серия Core i. Тези процесори и чипсети имат забележимо различен дизайн от предишните чипсети на Intel, и представляват ново ниво на системната интеграция. Всъщност серията 5x има две напълно различни подсерии, чиито представители са X58 ЮН (I/O хъб), въведен през ноември 2008 г. и P55 РСН (Platform Controller Hub), въведен през септември 2009 година.

Може би най-голямата разлика между чипсетите от серия 5x и неговите предшественици е, че контролерът на паметта вече не е част от чипсета, а вместо това е преместен директно в процесора Core i. Поставянето на контролера на паметта в процесора означава, че модулите памет са пряко свързани с процесора вместо чрез северния мост, което позволява създаване на специално предназначена връзка между процесора и паметта. Това е добра идея, но не е нова. За първи път този дизайн е използван от AMD в Athlon 64 още през 2003 година.

Южните мостове на чипсетите от тази серия се характеризират с:

- поддръжка на до 6 SATA портове поддържащи скорост до 3 Gb/s. Опцията SATA Port Disable добавя защита на данните от попадане на зловреден код чрез SATA портовете, като позволява включването и изключването на отделни SATA портове.
- вграден eSATA контролер (e=external – външен) – възможност за свързване на до 4 външни SATA диска със скорост на предаване на данните до 3 Gb/s;
- Matrix Storage технология за изграждане на RAID масиви (позната още от ICH7R) – поддържа се от версиите с буква R в края на името. Чрез RAID масиви може да се постигне по-висока сигурност чрез дублиране на данните на два диска или по-висока производителност или и двете.

- Intel Rapid Recovery технология – технология на Intel за защита на данните, осигуряваща точка за възстановяване, която може да бъде използвана за бързо поправяне на системата при проблем с твърдия диск или голяма повреда на данни;
- увеличен брой USB 2.0 портове (12 или 14) с възможност Port Disable за включване и изключване на индивидуални USB портове. Тази функция добавя вградена защита на данните от зловреден код, попаднал на USB портовете.
- Turbo Memory – за ускоряване на зареждането на Windows Vista и приложния софтуер чрез използване на вградена в дъното флаш памет. Това е аналог и конкурент на HyperFlash на AMD.
- Поддръжка на гигабитов мрежов контролер;
- High Definition Audio – следващото поколение в звуковата технология за PC, предназначено да замести AC'97 (честота на дискретизация<sup>1</sup> - 96 kHz за стерео звук или 48 kHz за многоканален звук при 16 или 20-битова разделителна способност<sup>2</sup>). Основната цел на HD Audio е да създаде уеднаквен интерфейс за програмиране и да надхвърли възможностите, поддържани от AC '97. Поддържа честота на дискретизация до 192 kHz за стерео звук или 96 kHz за 7.1 канала (7 канала + 1 бас - subwoofer) при 32-битова разделителна способност.

### 2.1.2. Чипсети за процесори Core i с цокъл LGA1366

Когато контролерът на паметта е интегриран в процесора, единствената функция, оставаща за северния мост, е да служи като интерфейс на PCIe слотовете за видеокарти. Тъй като северният мост вече не управлява паметта, Intel променя името му от MCH (Memory Controller Hub – хъб на контролера на паметта), на IOH (хъб за вход/изход) в серията чипсети 5x, които поддържат процесори с цокъл LGA1366. Фигура 2 показва блокова схема на система с процесор Core i с цокъл LGA1366 на дънна платка с чипсет X58 Express.

Интересна новост е, че X58 вече може да поддържа и SLi технологията на NVIDIA за едновременна работа на няколко видеокарти, но производителите на дънни платки трябва да предоставят продуктите си на тях за „одобрение”. Официално X58 поддържа само 2-way SLI, като 3-way SLI, NVIDIA си го запазва за себе си.

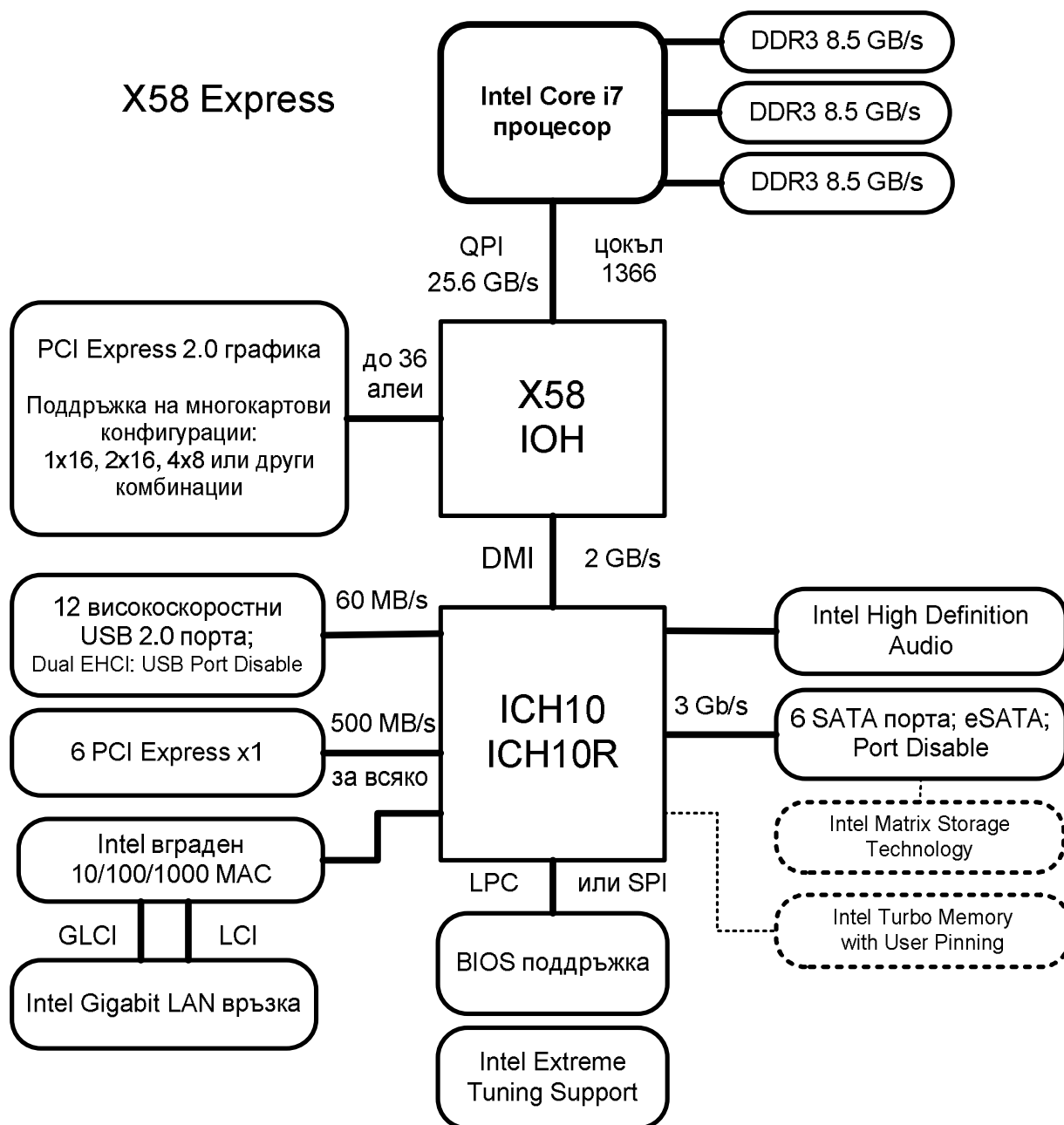
В схемата можете да видите също и използването на традиционния ICH (I/O Controller Hub), който поддържа интерфейс за SATA, USB, и други компоненти в системата.

Засега X58 Express е единственият чипсет за процесори с цокъл LGA1366. Неговите характеристики са посочени в таблица 3, а характеристиките на южния мост ICH 10, който се комплектува с него – в таблица 4.

---

<sup>1</sup> Честота на дискретизация – при превръщането на непрекъснат (аналогов) сигнал в дискретен цифров (прекъснат), честотата с която се снемат стойности на амплитудата от непрекъснатата крива. Колкото по-често се записват тези стойности (на англ. samples), толкова по-точно се превръща аналоговия сигнал в цифров.

<sup>2</sup> Разделителната способност (resolution) на аналогово-цифровото преобразуване определя дискретни нива на квантуване. Например, при 16-битов звук нивата са 65536 (2 на 16-та степен). Свалените стойности при дискретизацията се закръглят до най-близките дискретни нива на квантуване. Това е същото, както в множеството на целите числа не може да съществуват числа 1.2, 1.5, 1.85, а те се закръглят до най-близките 1 или 2.



Фиг. 2 Блокова схема на дънна платка на компютърна система с процесор Core i за цокъл 1366 и чипсет X58 Express

Таблица 3 Характеристики на чипсета X58 Express

Кодово име	Дата на въвежд.	Поддържан и процесори	Процесорна шина	Северен мост (IOH)	Вградена графика	Външна графика	хъб на вх./изх. контролери (ICH)
Tylersburg	ноем. 2008	Core i с цокъл LGA1366	QPI 6.4GT/s (25.6 GB/s)	82X58	Не	2 PCIe 2.0 x16	ICH10/10R

Таблица 4 Спецификация на хъбовете на входно-изходните контролери ICH9/R и ICH10/R

Характеристика	ICH10	ICH10R
PATA поддръжка	Не	Не
SATA поддръжка	3Gbps, 6 устройства	3Gbps, 6 устройства
SATA RAID	Не	0, 1, 10, 5
USB 2.0 поддръжка	12 порта	12 порта
CMOS/clock	Да	Да
PCI поддръжка	PCI 2.3, PCIe 1.1	PCI 2.3, PCIe 1.1
Брой на PCI Express алеи	6	6
LPC поддръжка	Да	Да
Управление на енергията	SMM/ACPI 3.0b	SMM/ACPI 3.0b
Ethernet	10/100/ <b>1000</b>	10/100/ <b>1000</b>
Аудио поддръжка	HD Audio	HD Audio

### 2.1.3. Чипсети за процесори Core i с цокъл LGA1156

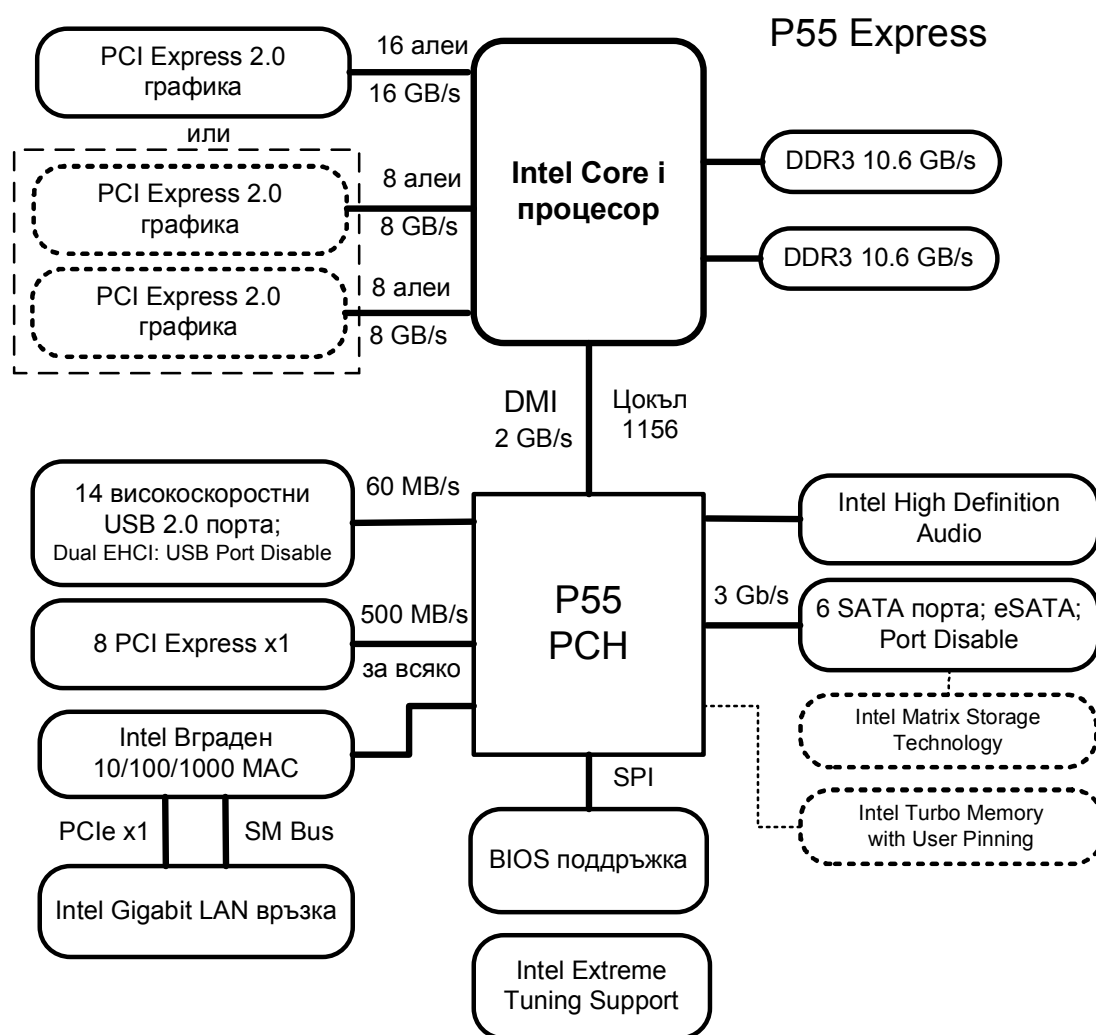
В системите, използващи процесори Core i с цокъл LGA1156, Интел продължава линията на обединяване на компонентите чрез вграждането директно в процесора не само на контролера на паметта, но и на PCI Express интерфейса за видеокартите. В крайна сметка това означава, че целият северен мост е вграден в процесора и чипсетът се състои само от един компонент. Оставащият чип на южния мост има същите функции като преди, но за да го различава от предишната конструкция ICH (I/O Controller Hub), Интел го нарича PCH (Platform Controller Hub).

На фиг. 3 е показана блокова схема на компютърна система с процесор Core i с цокъл LGA1156 с дънна платка с чипсет P55. На схемата се вижда, че функционалността на северния мост е вградена в процесора, а чипсетът се състои от само един компонент – южен мост, наречен PCH.

Чрез вграждане на външния видеоинтерфейс директно в процесора, Интел също е в състояние да произвежда процесори с вградена графична обработка. Няколко от новите чипсети от серия 5x (като H55, 229H57 и Q57) поддържат FDI (Flexible Display Interface – гъвкав графичен интерфейс), който изисква процесор от серията Core i с вградена графика. Използвайки FDI, видео сигналите се изпращат от GPU (графичния процесор) вграден в процесора към PCH, който реализира физическия интерфейс към дисплея (т.е. DisplayPort, HDMI, DVI и / или VGA).

В таблица 5 са показани характеристиките на чипсети от серия 5x за процесори Core i с цокъл LGA1156.





Фиг. 3 Блокова схема на дънна платка на компютърна система с процесор Core i за цокъл 1156 и чипсет P55 Express

Таблица 5 Характеристики на чипсетите от серия 5x за процесори Core i с цокъл LGA1156.

Чипсет	H55	P55	H57	Q57	P57
Кодово име	Ibex Peak	Ibex Peak	Ibex Peak	Ibex Peak	Ibex Peak
Дата на въвеждане	дек. 2009	септ. 2009	дек. 2009	дек. 2009	дек. 2009
Означение	BD82H55 (PCH)	BD82P55 (PCH)	BD82H57 (PCH)	BD82Q57 (PCH)	BD82H57 (PCH)
Поддържани процесори	Core i LGA1156	Core i LGA1156	Core i LGA1156	Core i LGA1156	Core i LGA1156
Предна шина на процесора FSB	DMI 2.5 GT/s (2GB/s)	DMI 2.5 GT/s (2GB/s)	DMI 2.5 GT/s (2GB/s)	DMI 2.5 GT/s (2GB/s)	DMI 2.5 GT/s (2GB/s)
Flexible Display Interface (FDI)	Да	Не	Да	Да	Не
PCI Express алеи	6 PCIe 2.0	8 PCIe 2.0	8 PCIe 2.0	8 PCIe 2.0	8 PCIe 2.0
Поддръжка на SATA	6 устройства 3 Gb/s	6 устройства 3 Gb/s	6 устройства 3 Gb/s	6 устройства 3 Gb/s	6 устройства 3 Gb/s
USB 2.0	12 порта	14 порта	14 порта	14 порта	14 порта

### **Заклучение**

С редицата си нововъведения технологията Core i може и да не е революционна, но при всички случаи е също толкова значима, колкото и появата на Core2 технологията.

Създаването на процесорите Core i не е последно стъпало в развитието. Очакват ни нови технологии, водещи до по-ефективна работа и използване на системните ресурси, намаляване на размерите на електронните елементи, като всичко това ще води до все по-висока производителност и спестяване консумацията на енергия.

Наследникът на Nehalem и Westmere се нарича Sandy Bridge (32 и 22 nm технология) с цокъл LGA 1155 и се очаква да бъде въведен през 2011 г., Чипсетите за Sandy Bridge ще бъдат от серия 6x (P67, H67, H61, Q67, Q65, H65, X68). От редица големи производители, в т.ч. Intel, вече са представени образци на дънни платки за някои от тези чипсети. След Sandy Bridge се очаква появата на семейството Haswell с още по-миниатюрните 22 и 16 nm технологии.

Намаляването на размерите на елементите обаче създава все по-големи проблеми, Един от тези проблеми е т.нар. electron tunneling (букв. създаване на електронен тунел) – преминаване на електрони през много тънки бариери, въпреки че имат много ниска енергия, (виж [4]).

Компютърните технологии се развиват с бързи темпове и за да сме с актуални знания, трябва да се следят непрекъснато новините в специализираните периодични печатни издания и Интернет.

### **Литература**

1. Славчев, Д. Intel Core i7-900 (Nehalem) – Нов и още по-мошен PC World 2009 [http://pcworld.bg/8156\\_](http://pcworld.bg/8156_)
2. Процесоры Intel Core i7 и Core i5 <http://www.pc-prosto.com/?p=318>
3. Mueller, Scott Upgrading and Repairing Pcs, 19th Edition. USA, Que, 2009.
4. Jonathan Strickland. How the Nehalem Microprocessor Microarchitecture Works <http://computer.howstuffworks.com/nehalem-microprocessor-microarchitecture.htm/>
5. Официален сайт на Интел <http://www.intel.com>
6. Nehalem microarchitecture, by Intel Corporation [http://en.wikipedia.org/wiki/Nehalem\\_\(microarchitecture\)](http://en.wikipedia.org/wiki/Nehalem_(microarchitecture))